|  |
| --- |
| AN60305 |
| ＜＜★Using PSoC® 3 and PSoC 5LP IDACs to Build a Better VDAC＞＞PSoC®3およびPSoC 5LP IDACを使用してより良いVDACを構築する

|  |
| --- |
| ＜＜★Author: Chris Keeser＞＞著者：クリスキーザー |
| ＜＜★Associated Project: No＞＞関連プロジェクト：いいえ |
| ＜＜★Associated Part Family: CY8C3xxx, CY8C5xxx＞＞関連部品ファミリ：CY8C3xxx、CY8C5xxx |
| ＜＜★［1］Related Application Notes: None＞＞関連アプリケーションノート：なし |
| ＜＜★If you have a question, or need help with this application note, visit http://www.cypress.com/support＞＞質問がある場合、またはこのアプリケーションノートのヘルプが必要な場合は、http：//www.cypress.com/supportにアクセスしてください。 |

  |
| **その他のサンプル コードが必要な場合は、以下を参照してください。**＜＜★To access an ever-growing list of hundreds of PSoC code examples, please visit our [code examples web page](http://www.cypress.com/documentation/code-examples/psoc-345-code-examples).＞＞増え続ける数百のPSoCコード例のリストにアクセスするには、コード例のWebページにアクセスしてください。＜＜★You can also explore the PSoC 4 video library [here](http://www.cypress.com/video-library/PSoC).＞＞ここでPSoC 4ビデオライブラリを探索することもできます。 |
| ＜＜★This application note describes how to configure the PSoC® 3 and PSoC 5LP IDACs as a flexible analog source.＞＞このアプリケーションノートでは、®3およびPSoC LP IDACを柔軟なアナログソースとして構成する方法について説明します。＜＜★It presents different approaches for using the IDACs in applications, and discusses the advantages and disadvantages of the topologies presented.＞＞アプリケーションでIDACを使用するためのさまざまなアプローチを示し、提示されたトポロジーの長所と短所について説明します。＜＜★This application note will: help you to understand compliance voltage and why it is important; explain how to generate an “any range” or “any ground” VDAC; describe an implementation for a multiplying VDAC; give details on how to build a rail-to-rail low-output impedance 9-bit VDAC from a single IDAC, an opamp, and a resistor; and provide information on how to build a current scaling circuit with an opamp and two resistors.＞＞このアプリケーションノートは、コンプライアンス電圧とその重要性を理解するのに役立ちます。「任意の範囲」または「任意のグラウンド」のVDACを生成する方法を説明します。乗算VDACの実装について説明します。単一のIDAC、オペアンプ、および抵抗器からレールツーレールの低出力インピーダンス9ビットVDACを構築する方法の詳細を説明します。また、オペアンプと2つの抵抗で電流スケーリング回路を構築する方法に関する情報を提供します。 |

＜＜★Voltage DACs Are Great, Current DACs Are Great; PSoC 3 and PSoC 5LP Have Both＞＞電圧DACは優れており、電流DACは優れています。PSoC 3とPSoC 5LPには両方あります

＜＜★Generating an analog signal from digital systems is often a vital part of system design.＞＞デジタルシステムからアナログ信号を生成することは、多くの場合、システム設計の重要な部分です。＜＜★The generated analog signal can be used to control any number of aspects in a system.＞＞生成されたアナログ信号は、システムのさまざまな側面を制御するために使用できます。＜＜★Digital-to-analog converter (DAC) requirements are as varied as the applications of which they are a part.＞＞D / Aコンバーター（DAC）の要件は、それらが含まれるアプリケーションと同様にさまざまです。＜＜★Voltage DACs (VDACs) can be used to bias field effect transistors, provide sensor excitation signals, apply a known calibration voltage, generate waveforms, and control voltage operated circuits.＞＞電圧DAC（VDAC）は、電界効果トランジスタのバイアス、センサー励起信号の提供、既知のキャリブレーション電圧の印加、波形の生成、および電圧動作回路の制御に使用できます。＜＜★Current DACs (IDACs) can be used to bias transistors, perform open circuit detection on long sensor loops, level shift signals, provide precise continuous LED brightness control, and charge or discharge capacitors in a controlled manner (super capacitors), to name a few applications.＞＞電流DAC（IDAC）は、トランジスタのバイアス、長いセンサーループでの開回路検出、レベルシフト信号の実行、正確な連続LED輝度制御の提供、制御された方法でのコンデンサの充電または放電（スーパーコンデンサ）などに使用できます。アプリケーション。

＜＜★Having an IDAC or VDAC provides great flexibility in your designs, but having both makes it possible to address specific design requirements with minimum extra hardware.＞＞IDACまたはVDACを使用すると、設計に大きな柔軟性がもたらされますが、両方を使用すると、最小限の追加ハードウェアで特定の設計要件に対応することができます。

# ＜＜★Know the Limitations of your IDAC＞＞IDACの制限を理解する

＜＜★Let us say for your specific design you need a voltage output range of 0 to 200 mV.＞＞特定の設計について、0〜200 mVの電圧出力範囲が必要であるとしましょう。＜＜★PSoC 3 and PSoC 5LP VDACs have two built-in ranges of 0 to 1.020 V and 0 to 4.080 V.＞＞PSoCPSoC LP VDACには、0〜1.020 Vおよび0〜4.080 Vの2つの組み込み範囲があります。＜＜★Neither range is ideal because you want to have the full resolution over your 200 mV range.＞＞200 mVの範囲で完全な分解能を得たいので、どちらの範囲も理想的ではありません。＜＜★What do you do?＞＞職業はなんですか？＜＜★Use an IDAC.＞＞IDACを使用します。

＜＜★An IDAC and a resistor can generate any desired voltage range as long as you do not violate the compliance voltage of the IDAC.＞＞IDACのコンプライアンス電圧に違反しない限り、IDACと抵抗は任意の電圧範囲を生成できます。＜＜★The compliance voltage describes the maximum/minimum voltage a practical current source can reach when attempting to source current and the minimum voltage it can reach when attempting to sink current.＞＞コンプライアンス電圧は、実際の電流源が電流をソースしようとするときに到達できる最大/最小電圧と、電流をシンクしようとするときに到達できる最小電圧を表します。

＜＜★In an ideal current source, the voltage at the output can vary from negative infinity to positive infinity ensuring the specified current flows through the load.＞＞理想的な電流源では、出力の電圧は負の無限大から正の無限大まで変化する可能性があり、指定された電流が負荷を確実に流れるようにします。＜＜★This is difficult to achieve in reality, so there are limits on what can be accomplished.＞＞これを実現するのは現実的に難しいため、達成できることには限界があります。＜＜★Figure 1 shows a simple current source.＞＞図1は、単純な電流源を示しています。＜＜★The voltage at the transistor’s base is kept one diode drop below the voltage at the emitter.＞＞トランジスタのベースの電圧は、エミッタの電圧よりも1ダイオード下に保たれます。＜＜★The current flowing out of the base is kept at a fixed 10 µA because the base voltage is fixed.＞＞ベース電圧が固定されているため、ベースから流れ出る電流は10 µAに固定されます。＜＜★The transistors beta (current gain) amplifies the base current by a factor of 100, producing 1 mA at the collector, ignoring the negligible base current contribution.＞＞トランジスタのベータ（電流利得）は、ベース電流を100倍に増幅し、無視できるベース電流の寄与を無視して、コレクタで1 mAを生成します。

＜＜★The circuit shown in Figure 1 tries to source 1 mA from the collector into a load connected to the output, but there are limitations.＞＞図1に示す回路は、コレクタから出力に接続された負荷に1 mAを供給しようとしますが、制限があります。＜＜★Let us say that the voltage from the emitter to the collector must be greater than or equal to 0.7 V to maintain the current through the transistor.＞＞トランジスタを流れる電流を維持するために、エミッタからコレクタへの電圧が0.7 V以上でなければならないとします。＜＜★All other non-idealities of real transistors are ignored.＞＞実際のトランジスタの他のすべての非理想性は無視されます。＜＜★As long as the load does not require more than 5 volts on the collector to consume 1 mA, this circuit will act as a current source.＞＞負荷が1 mAを消費するためにコレクターに5ボルト以上を必要としない限り、この回路は電流源として機能します。＜＜★The collector voltage can move “up and down” as needed to source 1 mA.＞＞コレクター電圧は、1 mAを供給するために必要に応じて「上下」に移動できます。＜＜★The compliance voltage of this current source is 0.7 V.＞＞この電流源のコンプライアンス電圧は0.7 Vです。＜＜★If the load requires greater than 5 volts to consume 1 mA, (5.7 minus the compliance voltage of 0.7) the current source cannot provide 1 mA.＞＞負荷が1 mAを消費するために5ボルトを超える必要がある場合（5.7-0.7のコンプライアンス電圧）、電流源は1 mAを提供できません。

＜＜★The compliance voltage for the PSoC 3 and PSoC 5LP devices are available in the device datasheet.＞＞PSoC 3およびPSoC 5LPデバイスのコンプライアンス電圧は、デバイスデータシートで入手できます。

＜＜★Figure .＞＞図1。＜＜★Simple Current Source＞＞単純な電流源



# ＜＜★“Any Range” VDAC from IDAC and Resistor＞＞IDACと抵抗からの「Any Range」VDAC

＜＜★To generate the 0 to 200 mV range with an IDAC, implement the circuit shown in Figure 2.＞＞IDACで0〜200 mVの範囲を生成するには、図2に示す回路を実装します。

＜＜★Figure .＞＞図2。＜＜★Simple VDAC from IDAC＞＞IDACのシンプルなVDAC



＜＜★The resistor is selected based on the maximum output voltage desired and the maximum current that can be sourced by the IDAC in its selected mode (see Equation 1).＞＞抵抗は、希望する最大出力電圧と、選択したモードでIDACから供給される最大電流に基づいて選択されます（式1を参照）。＜＜★For example, if the 32 µA range is selected, you need a 200 mV/32 µA = 6.25 kΩ resistor.＞＞たとえば、32 AA = 6.25kΩの抵抗が必要です。

  式1

＜＜★If you do not want your desired voltage to be affected by the load connected, make your drive circuit’s output impedance very low compared to the input impedance of the load.＞＞希望の電圧が接続された負荷の影響を受けないようにするには、負荷の入力インピーダンスと比較してドライブ回路の​​出力インピーダンスを非常に低くします。＜＜★How low the output impedance needs to be is up to you, the circuit designer.＞＞出力インピーダンスをどれだけ低くする必要があるかは、回路設計者次第です。

＜＜★The Norton and Thevenin equivalent circuits are useful tools to determine the output impedance of a circuit.＞＞ノートンとテブナンの等価回路は、回路の出力インピーダンスを決定するのに役立つツールです。＜＜★Using an IDAC as a VDAC lends itself well to analysis as a Norton circuit.＞＞IDACをVDACとして使用すると、ノートン回路としての分析に役立ちます。

＜＜★You can change the Norton equivalent circuit (current source in parallel with a resistor) into a Thevenin equivalent circuit (voltage source in series with a resistor) using the conversion in Figure 3.＞＞図3の変換を使用して、ノートン等価回路（抵抗と並列の電流源）をテブナン等価回路（抵抗と直列の電圧源）に変更できます。＜＜★This allows to easily see the effective output impedance of the circuit.＞＞これにより、回路の実効出力インピーダンスを簡単に確認できます。

＜＜★Figure .＞＞図3。＜＜★Norton to Thevenin Conversion＞＞ノートンからテブナンへの変換



＜＜★This means that the “VDAC” has an equivalent output impedance of 6.25 kΩ.＞＞これは、「VDAC」の出力インピーダンスが6.25kΩであることを意味します。＜＜★In some cases, this output impedance may be too high.＞＞場合によっては、この出力インピーダンスが高すぎることがあります。＜＜★［1］If you increase the IDAC output range from 32 µA to 2.040 mA, the same 0 to 200 mV range will require a 98-Ω resistor, which reduces the output impedance by a factor of 64 (6.25 kΩ to 98 Ω).＞＞IDACの出力範囲を32 µAから2.040 mAに増やす場合、同じ0〜200 mVの範囲で98Ωの抵抗が必要になり、出力インピーダンスが64分の1になります（6.25kΩから98Ω）。

＜＜★Using this method to generate a voltage you can:＞＞この方法を使用して、次のことができる電圧を生成します。

* ＜＜★Generate a voltage referenced to ground by sourcing current into a resistor connected to ground.＞＞グランドに接続された抵抗に電流を供給することにより、グランドを基準とした電圧を生成します。＜＜★*Do not forget the compliance voltage.＞＞コンプライアンス電圧をお忘れなく。*
* ＜＜★Generate a voltage referenced to the power rail (≤ Vdda) by sinking current from a resistor connected to the power rail. *Do not forget the compliance voltage.＞＞*電源レールに接続された抵抗から電流をシンクすることにより、電源レールを基準とした電圧（≤Vdda）を生成します。コンプライアンス電圧をお忘れなく。
* ＜＜★Select any of the current ranges to suit your applications specific needs depending on:＞＞以下に応じて、アプリケーション固有のニーズに合わせて、現在の範囲のいずれかを選択します。
* ＜＜★Desired output impedance: a higher current means a lower output impedance for a given voltage range.＞＞望ましい出力インピーダンス：より高い電流は、特定の電圧範囲に対してより低い出力インピーダンスを意味します。
* ＜＜★Desired power consumption: lower current ranges use less power for the same generated voltage.＞＞望ましい消費電力：同じ生成電圧では、電流範囲が小さいほど消費電力が少なくなります。

# ＜＜★Dynamic Voltage Range Adjustments＞＞ダイナミック電圧範囲調整

＜＜★The ability to change the generated voltage range dynamically is valuable.＞＞生成された電圧範囲を動的に変更する機能は重要です。＜＜★If you set your midrange voltage from 0 to 500 mV by selecting the 255 µA current range and selecting a 1.96 kΩ conversion resistor, you can:＞＞255 µAの電流範囲を選択し、1.96kΩの変換抵抗を選択して、ミッドレンジ電圧を0〜500 mVに設定すると、次のことができます。

* ＜＜★Change the current range to 32 µA using the API and the output range changes to 0 to 62 mV＞＞APIを使用して電流範囲を32 µAに変更し、出力範囲を0〜62 mVに変更します
* ＜＜★Change the current range to 2.048 mA using the API and the output range changes to 0 to 4 V＞＞APIを使用して電流範囲を2.048 mAに変更し、出力範囲を0〜4 Vに変更します

＜＜★A dynamic voltage range adjustment provides the ability to change the range of the voltage generated by factors of eight without changing the external hardware.＞＞ダイナミックな電圧範囲調整により、外部ハードウェアを変更することなく、8倍に生成される電圧の範囲を変更できます。

# ＜＜★Multiplying VDAC＞＞乗算VDAC

＜＜★Tying an ‘open drain drives low’ GPIO pin to the IDAC output gives you the ability to pulse width modulate the output current through a resistor.＞＞「オープンドレインドライブLOW」のGPIOピンをIDAC出力に接続すると、抵抗を介して出力電流をパルス幅変調することができます。＜＜★See Figure 4 and Figure 5 for an example.＞＞例については、図4および図5を参照してください。＜＜★［1］If the modulated output is then buffered and low pass filtered, the output approximates a multiplying VDAC where the duty cycle of the PWM is one (input1) input and the IDAC is the other input (input2).＞＞次に、変調出力がバッファリングされ、ローパスフィルタリングされる場合、出力は乗算VDACに近似し、PWMのデューティサイクルは1つ（input1）入力で、IDACはもう1つ（input2）入力です。＜＜★The output will be input1 × input2.＞＞出力はinput1×input2になります。

＜＜★Figure .＞＞図4。＜＜★Multiplying VDAC＞＞乗算VDAC



Figure . ＜＜★Output Waveform of Mixed Signal Multiplying VDAC＞＞混合信号乗算VDACの出力波形



# ＜＜★“Any Range and Any Ground” VDAC from an IDAC, Resistor and Buffer＞＞IDAC、抵抗、およびバッファからの「任意の範囲と任意のグラウンド」VDAC

＜＜★Perhaps you need a 65 mV range signal, but it needs to be referenced at 2.5 volts.＞＞おそらく65 mVの範囲の信号が必要ですが、2.5ボルトで参照する必要があります。＜＜★Your 4 volt VDAC only gives you 16 mV per step, so your sensitive signal range only gets four steps around the 2.5 V range.＞＞4ボルトのVDACではステップあたり16 mVしか得られないため、敏感な信号範囲は2.5 Vの範囲で4ステップしか得られません。＜＜★A clever solution to this problem is to use an IDAC and resistor to generate the 65 mV voltage range, and then place the low side of the resistor to 2.5 volts.＞＞この問題の賢い解決策は、IDACと抵抗器を使用して65 mVの電圧範囲を生成し、次に抵抗器の下側を2.5ボルトに配置することです。＜＜★Figure 6 illustrates this using the 255 µA range and a 245-Ω resistor.＞＞図6は、255 µAの範囲と245Ωの抵抗を使用してこれを示しています。

＜＜★Figure .＞＞図6。＜＜★Any Range and Any Ground VDAC＞＞任意の範囲と任意のグラウンドVDAC



＜＜★The easiest way to generate 2.5 volts is to use a VDAC, but be aware, the VDAC output resistance is not 0Ω, and the circuit will not behave as desired.＞＞2.5ボルトを生成する最も簡単な方法はVDACを使用することですが、VDACの出力抵抗は0Ωではなく、回路が希望どおりに動作しないことに注意してください。＜＜★Refer to the datasheet for equivalent output resistance for the different VDAC modes. To solve this problem, buffer the new “VDAC ground” signal as shown in Figure 7.＞＞異なるVDACモードの等価出力抵抗については、データシートを参照してください。この問題を解決するには、図7に示すように、新しい「VDACグラウンド」信号をバッファリングします。

＜＜★Figure .＞＞図7。＜＜★Any Range and Any Ground Implementation＞＞あらゆる範囲とあらゆるグラウンド実装



＜＜★Furthermore, to ensure that the output signal has sufficiently low output impedance, buffer the output voltage as shown in Figure 8.＞＞さらに、出力信号の出力インピーダンスが十分に低いことを確認するには、図8に示すように出力電圧をバッファリングします。

＜＜★Figure .＞＞図8。＜＜★Any Range and Any Ground Implementation with Output Buffer＞＞出力バッファを使用したあらゆる範囲とあらゆるグラウンド実装



＜＜★You can rearrange a few things, eliminate an opamp, and gain a few extra features in the process. Refer to Figure 9 for the updated topology.＞＞あなたはいくつかのものを再配置し、オペアンプを排除し、その過程でいくつかの追加機能を得ることができます。更新されたトポロジーについては、図9を参照してください。

＜＜★Figure .＞＞図9。＜＜★Transimpedance Amplifier Implementation＞＞トランスインピーダンスアンプの実装



＜＜★The circuit in Figure 9 performs the same as the previous topology (any range, any ground, low output impedance).＞＞図9の回路は、前のトポロジと同じように動作します（任意の範囲、任意のグランド、低出力インピーダンス）。＜＜★It saves an opamp, and the compliance voltage of the IDAC no longer has a significant impact on the output range.＞＞オペアンプを節約し、IDACのコンプライアンス電圧が出力範囲に大きな影響を与えることはなくなりました。＜＜★The IDAC sources current into the “negative input” of the opamp, which is kept at the same voltage as the output of the “ground” VDAC.＞＞IDACは、オペアンプの「負の入力」に電流を供給します。オペアンプは、「接地」VDACの出力と同じ電圧に保たれます。＜＜★Thus the desired output voltage no longer affects the IDACs ability to source current by cutting into its compliance range (as long as the ground voltage set by the VDAC does not violate the compliance voltage of the IDAC).＞＞したがって、VDACによって設定された接地電圧がIDACのコンプライアンス電圧に違反しない限り、目的の出力電圧は、コンプライアンス範囲に切り込むことによって電流をソースするIDACの機能に影響しなくなります。

＜＜★［0］Remember that there is finite (non-zero) switch resistance from the IDAC output to the opamp input, which causes a minor voltage drop.＞＞IDAC出力からオペアンプ入力への有限の（ゼロ以外の）スイッチ抵抗があるため、わずかな電圧降下が発生することに注意してください。＜＜★However, the IDAC output can be kept within a few hundred millivolts of the VDAC setting (using proper IDAC current selection).＞＞ただし、IDAC出力はVDAC設定から数百ミリボルト以内に維持できます（適切なIDAC電流選択を使用）。

＜＜★The polarity of the voltage will be opposite from the previous topologies, but that is easily solved by setting the direction of the IDAC to sourcing or sinking.＞＞電圧の極性は以前のトポロジとは逆になりますが、IDACの方向をソースまたはシンクに設定することで簡単に解決できます。＜＜★There is no significant downside to choosing a smaller IDAC range in this topology, so internal voltage drop can be eliminated by using the 32 µA range.＞＞このトポロジーで小さいIDAC範囲を選択することの大きな欠点はないため、32 µA範囲を使用することで内部電圧降下を排除できます。＜＜★The output equation is shown in Equation 2.＞＞出力式は式2に示されています。＜＜★Voltage increases (+) on Vout if the IDAC direction is "sinking" and voltage decreases (–) on Vout if the IDAC direction is “sourcing”.＞＞IDAC方向が「シンク」の場合、電圧はVoutVoutで電圧は減少（-）します。

  式2

＜＜★［0］The output impedance of the circuit will be zero and the output voltage range can go as close to the rails as the opamp will allow.＞＞回路の出力インピーダンスはゼロになり、出力電圧範囲はオペアンプが許す限りレールに近づくことができます。

＜＜★If a non-standard analog ground is not required (a ground that needs to be generated by a VDAC), then the internal reference voltages can be used to set an analog ground.＞＞非標準のアナロググランド（VDACで生成する必要のあるグランド）が不要な場合は、内部基準電圧を使用してアナロググランドを設定できます。＜＜★To see the circuit, refer to Figure 10.＞＞回路を確認するには、図10を参照してください。＜＜★Because the voltage reference is driven into the high-impedance input of an opamp, it is not necessary to buffer the relatively weak reference voltages.＞＞基準電圧はオペアンプの高インピーダンス入力に駆動されるため、比較的弱い基準電圧をバッファリングする必要はありません。

＜＜★Figure .＞＞図10。＜＜★Transimpedance Amplifier VDAC Biased at VDDA/2＞＞VDDA / 2でバイアスされたトランスインピーダンスアンプVDAC



# ＜＜★Rail-to-Rail 9-Bit VDAC with Low Output Impedance＞＞低出力インピーダンスのレールツーレール9ビットVDAC

＜＜★The topology of the circuit in Figure 10 allows to turn an 8-bit IDAC, a resistor, and an opamp into a rail-to-rail, low-output impedance 9-bit VDAC.＞＞図10の回路のトポロジーにより、8ビットIDAC、抵抗、およびオペアンプをレールツーレールの低出力インピーダンス9ビットVDACに変えることができます。＜＜★With a 5-V system as an example, use VDDA/2 as the voltage into the non-inverting terminal of the opamp shown in Figure 10.＞＞例として5 Vシステムの場合、図10に示すオペアンプの非反転端子への電圧としてVDDA / 2を使用します。＜＜★You can then select the 255 µA current range and choose a resistor that gave us half of our range (2.5 volts) at full scale on the IDAC (2.5 V / 255 µA = 9.8 kΩ).＞＞次に、255 µAの電流範囲を選択し、IDAC（2.5 V / 255 µA = 9.8kΩ）でフルスケールで範囲の半分（2.5ボルト）を与える抵抗を選択できます。＜＜★See Figure 11 for more information.＞＞詳細については、図11を参照してください。＜＜★Check the relevant datasheet specification to determine how close to the rails the opamp can go.＞＞関連するデータシートの仕様を確認して、オペアンプがレールにどれだけ近づくかを判断してください。

＜＜★Figure .＞＞図11。＜＜★9-Bit Voltage DAC Hardware＞＞9ビット電圧DACハードウェア



＜＜★［1］When the components are connected as shown in Figure 11, you can generate voltages from 0 to 5 volts by changing the direction of the IDAC.＞＞コンポーネントが図11に示すように接続されている場合、IDACの方向を変更することにより、0〜5ボルトの電圧を生成できます。＜＜★The direction can be changed through software or hardware, depending on the configuration.＞＞方向は、構成に応じて、ソフトウェアまたはハードウェアを介して変更できます。＜＜★Table 1 gives a few examples to show how to reach the entire voltage range with this topology.＞＞表1に、このトポロジーで電圧範囲全体に到達する方法を示すいくつかの例を示します。

＜＜★Table .＞＞表1。＜＜★Voltage Output With Sinking and Sourcing IDAC into a VDDA/2 Biased TIA＞＞IDACをVDDA / 2バイアスTIAにシンクおよびソースする電圧出力

|  |  |  |
| --- | --- | --- |
| ＜＜★IDAC Current Setting＞＞IDACの現在の設定 | ＜＜★IDAC Direction＞＞IDACの方向 | ＜＜★Output Voltage＞＞出力電圧 |
| 255 µA | ＜＜★Sourcing＞＞ソーシング | 0 |
| 192 µA | ＜＜★Sourcing＞＞ソーシング | 0.618 |
| 128 µA | ＜＜★Sourcing＞＞ソーシング | 1.245 |
| 64 µA | ＜＜★Sourcing＞＞ソーシング | 1.872 |
| 0 µA | ＜＜★Sourcing/Sinking＞＞ソーシング/シンキング | 2.5 |
| 64 µA | ＜＜★Sinking＞＞沈没 | 3.127 |
| 128 µA | ＜＜★Sinking＞＞沈没 | 3.754 |
| 192 µA | ＜＜★Sinking＞＞沈没 | 4.382 |
| 255 µA | ＜＜★Sinking＞＞沈没 | 5 |

＜＜★Changing the IDAC direction allows you to turn an 8-bit IDAC into a 9-bit VDAC (255 steps above VDDA/2 and 255 steps below VDDA/2), with just an opamp and a resistor.＞＞IDACの方向を変更すると、オペアンプと抵抗だけで、8ビットIDACを9ビットVDACに変換できます（VDDA / 2を255ステップ上、VDDA / 2を255ステップ下）。＜＜★Adding a capacitor in parallel with the resistor, as shown in Figure 12, provides a low pass filter on the output with a cutoff frequency set by Equation 3.＞＞図12に示すように、抵抗と並列にコンデンサを追加すると、出力にローパスフィルターが提供され、カットオフ周波数は式3で設定されます。

  式3

＜＜★To ensure the best accuracy, load the proper calibration values when the IDAC direction or range is switched.＞＞最高の精度を確保するには、IDACの方向または範囲を切り替えるときに適切なキャリブレーション値をロードします。＜＜★［1］This can be done with software or DMA.＞＞これは、ソフトウェアまたはDMAで実行できます。

＜＜★Figure .＞＞図12。＜＜★［9］9 Bit VDAC with Integrated Low Pass Filter＞＞



# ＜＜★IDAC Current Multiplier＞＞IDAC現在の乗数

＜＜★If you need a special IDAC range that the PSoC 3 and PSoC 5LP cannot reach with its three modes, then using an opamp and two resistors, make the current scaling circuit shown in Figure 13.＞＞PSoC 3およびPSoC 5LPが3つのモードでは到達できない特別なIDAC範囲が必要な場合は、オペアンプと2つの抵抗を使用して、図13に示す電流スケーリング回路を作成します。＜＜★Equation 4 governs the output current.＞＞式4は出力電流を支配します。

  式4

＜＜★Figure .＞＞図13。＜＜★Current Multiplier Circuit＞＞現在の乗算回路



＜＜★In this circuit, the output current has the opposite polarity of the IDAC.＞＞この回路では、出力電流はIDACと反対の極性です。＜＜★Remember these design considerations:＞＞次の設計上の考慮事項を思い出してください。

* ＜＜★The ratio of the resistors sets the current scale.＞＞抵抗器の比率は、電流スケールを設定します。＜＜★For example, if R1 = 10 kΩ and R2 = 20 kΩ, the circuit will behave the same if R1 = 1 Ω and R2 = 2 Ω.＞＞たとえば、R1 = 10kΩおよびR2 = 20kΩの場合、R1 = 1ΩおよびR2 = 2Ωの場合、回路は同じように動作します。
* ＜＜★If the resistors are large (greater than 1 kΩ), then there is a significant voltage drop across them. Take care to ensure that the opamp has sufficient headroom to operate.＞＞抵抗が大きい（1kΩを超える）場合、両端に大きな電圧降下があります。オペアンプが動作するのに十分なヘッドルームがあることを確認してください。＜＜★However, large resistors are more tolerant of input offset voltage introducing error (as an offset current) into the current ratio.＞＞ただし、大きな抵抗器は、入力オフセット電圧に対する耐性が高く、電流比に（オフセット電流として）エラーが発生します。
* ＜＜★If the resistors are small (less than 100 Ω), then there is more headroom to operate, because the voltage drop across the resistors are small.＞＞抵抗器が小さい（100Ω未満）場合、抵抗器間の電圧降下が小さいため、動作するヘッドルームが増えます。＜＜★However, the error introduced by the input offset voltage of the opamp will be more significant.＞＞ただし、オペアンプの入力オフセット電圧によって生じる誤差はさらに大きくなります。
* ＜＜★The load connected to the output node determines the voltage that the circuit will operate at.＞＞出力ノードに接続された負荷は、回路が動作する電圧を決定します。＜＜★Take care to ensure that the IDAC compliance voltage is not violated and that the opamp has sufficient headroom to operate.＞＞IDACコンプライアンス電圧に違反していないこと、およびオペアンプが動作するのに十分なヘッドルームがあることを確認してください。

# まとめ

＜＜★This application note presents few of the many possible ways you can use the highly flexible IDACs in PSoC 3 and PSoC 5LP.＞＞このアプリケーションノートでは、PSoC 3およびPSoC 5LPで非常に柔軟なIDACを使用できる多くの可能な方法のいくつかを紹介します。＜＜★With these versatile tools, you can create unique applications and uses that are simply not possible otherwise.＞＞これらの用途の広いツールを使用すると、他の方法では不可能である独自のアプリケーションと用途を作成できます。＜＜★PSoC Rocks!＞＞PSoC Rocks！

改訂履歴

＜＜★Document Title: AN60305 - Using PSoC® 3 and PSoC 5LP IDACs to Build a Better VDAC＞＞ドキュメントタイトル：AN60305-PSoC®3およびPSoC 5LP IDACを使用してより良いVDACを構築する

＜＜★Document Number: 001-60305＞＞文書番号：001-60305

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 版 | Engineering Change Notification (技術変更届) | ＜＜★Orig.＞＞元の＜＜★of Change＞＞変化の | 発行日 | 変更内容 |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |

#