

## CYW43012 OTP プログラミングと NVRAM 開発

関連製品ファミリ : CYW43012

このアプリケーションノートでは、*nvr.am.txt* ファイルの作成およびプログラミング方法について説明します。このファイルは、CYW43012 デバイスにおける、新しいボード設計のテスト、NVRAM 値の最適化、およびのワンタイムプログラマブル (OTP) 不揮発性メモリのプログラミングに使用されます。

### 目次

1 はじめに.....1	5.1 nvr.am.txt ファイルテンプレートの使用.....4
1.1 目的と対象者.....1	5.2 nvr.am.txt ファイルの編集.....8
1.2 始める前に.....1	5.3 nvr.am.txt ファイルの完成.....8
1.3 頭字語と略語.....2	6 プログラミングの準備.....8
2 IoT リソース.....2	6.1 OTP.....8
3 OTP プログラミングの考慮事項.....2	7 OTP プログラミング手順.....11
4 NVRAM コンテンツ開発と OTP プログラミングフロー 3	Appendix A. CIS マップ.....12
5 nvr.am.txt ファイルのカスタマイズ.....4	改訂履歴.....16

## 1 はじめに

サイプレス CYW43012 は、28 nm、超低消費電力のシングルチップデバイスであり、シングルストリーム、デュアルバンド IEEE 802.11n 準拠の Wi-Fi MAC / ベースバンド/ラジオおよび Bluetooth 5.0 をサポートしています。IEEE 802.11ac アクセスポイントと共に使用する場合、CYW43012 は、802.11ac-friendly™の機能を活用することで、他の 802.11n 製品よりもスループットと電力消費の点で優れたパフォーマンスを提供します。

ワンタイムプログラマブル (OTP) 不揮発性メモリは、製品 ID、製造元 ID、MAC アドレスなどのボード固有の情報を保存するために使用できます。CYW43012 にて、HW と SW 合わせて使用可能領域な OTP のサイズは 216 バイトです。

OTP メモリコンテンツは、編集可能な NVRAM ファイル (このドキュメント全体で *nvr.am.txt* ファイルとして参照される) と組み合わせて、デバイスドライバが CYW43012 の初期化と設定に使用する全カード情報構造 (CIS) を作成します。

### 1.1 目的と対象者

このドキュメントは、設計およびアプリケーションエンジニアを対象としています。以下の情報が含まれています。

- NVRAM コンテンツ開発と OTP プログラミングフロー
- *nvr.am.txt* ファイルのカスタマイズ
- OTP プログラミング手順

### 1.2 始める前に

サイプレスは、[cypress.com / support](http://www.cypress.com/support) から以下のアイテムをリクエストすることをお勧めします：

- 以下を含む CYW43012 ボードリファレンスデザインパッケージ：
  - リファレンスボードの回路図、部品表、レイアウト。

- リファレンスボードの *nvr.am.txt* テンプレートファイル。
  - 適切な WICED-SDK パッケージ。
- サイプレスの SFDC へのアクセスの詳細については、[IoT リソース](#)を参照してください。必要に応じて、セールスマまたはエンジニアリングのサポート担当者に連絡してください。

### 1.3 頭字語と略語

ほとんどの場合、頭字語と略語は最初の使用時に定義されます。サイプレスのドキュメントで使用されている頭字語およびその他の用語のより完全なリストについては、<http://www.cypress.com/glossary> にアクセスしてください。

## 2 IoT リソース

サイプレスは、あなたのデザインに適した IoT デバイスを選択し、デバイスを迅速かつ効果的にデザインに統合するのに役立つように、<http://www.cypress.com/internet-things-iiot>にて豊富なデータを提供します。サイプレスは、技術ドキュメント、回路図、製品の部品表、PCB レイアウト情報、ソフトウェアアップデートなど、幅広い情報へのアクセスをお客様に提供します。お客様は、サイプレスサポートコミュニティ Web サイト (<https://community.cypress.com/>) から技術ドキュメントとソフトウェアを入手できます。

## 3 OTP プログラミングの考慮事項

ホストが常に同じデバイスに接続されているデザインの場合、これは通常、ハードワイヤード SDIO インターフェースで行われますが、製品における OTP メモリのプログラミングはオプションです。すべての NVRAM パラメーターをホストファームウェアに保存し、製品における OTP をブランクのままにしても問題ありません。異なるホストにインストールされる可能性のあるデバイスの場合、一意の MAC アドレスを保護したり、エンドユーザーが電力制御パラメーター（最大出力電力やその他の電力増幅器パラメーターなど）を変更できないように、OTP をプログラムすることができます。

Linux または Windows が稼働するホストプラットフォームの場合、ボードの起動時およびハードウェアの調整時に OTP メモリをプログラムする必要はありません。代わりに、必要なすべてのボード変数を *nvr.am.txt* ファイルに保存します。これらのホストオペレーティングシステムで使用されるデバイスには OTP プログラミングは必要ありませんが、それでも *nvr.am.txt* ファイルの作成は必要です。

プログラムされていないデバイスのすべての OTP ビットの初期状態は「0」です。個々のビットは「1」に設定できますが、一度設定すると、「0」にリセットすることはできません。SDIO ドライバに付属の「w1」コマンドを使用して、OTP アレイ全体を 1 回の書き込みサイクルでプログラムできます。または、特定のフィールドを選択的にプログラムするために複数の書き込みサイクルを使用できますが、各プログラミングサイクルにおいては、まだ「0」状態にあるビットのみを「1」状態に設定できます。

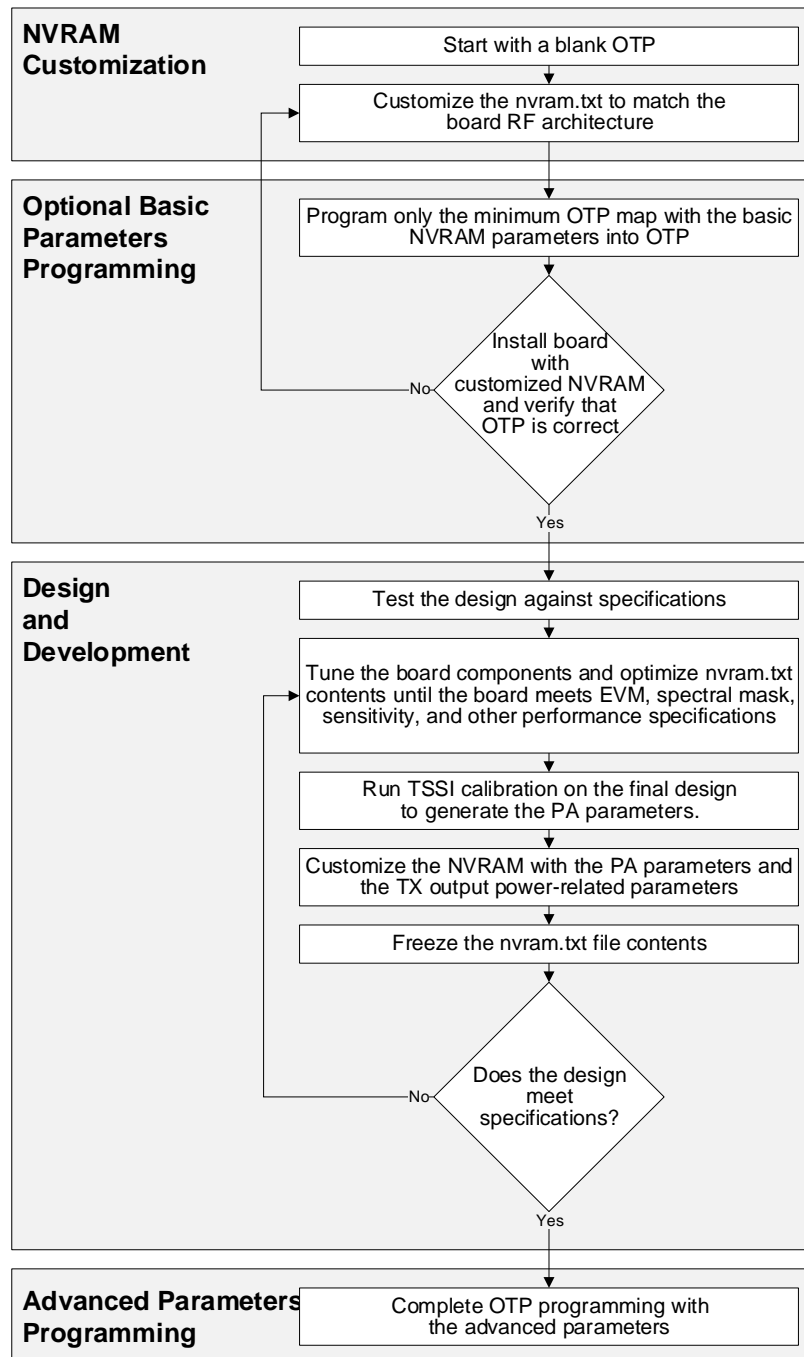
OTP プログラミングの処理は元に戻すことができないため、サイプレスは、OTP メモリをプログラミングする前に、ボード設計者がすべてのパラメーターを確定することを推奨しています。ボードとモジュールは、編集可能な *nvr.am.txt* ファイルのみを使用してテストする必要があります。*nvr.am.txt* ファイルのパラメーターは、ドライバによってオンチップ RAM に読み込まれるため、OTP メモリがまだプログラムされていなくてもチップをテストできます。この方法により、ボード設計者は、テスト中に異なるバージョンの *nvr.am.txt* ファイルを使用して、RF コンポーネントを調整し、重要なパラメーターを変更できます。オプションとして、開発中のボードテストの前に、いくつかの基本的なパラメーター（ボードタイプや MAC アドレスなど）を OTP にプログラムできます。パラメーターがオンチップ OTP と *nvr.am.txt* の両方にあった場合は、OTP の値を *nvr.am.txt* の値よりも優先します。WLAN ドライバは、*nvr.am.txt* ファイル内の対応する値を無視します。

**注意：** OTP プログラミングの処理は元に戻せないため、編集可能な *nvr.am.txt* ファイルのパラメーターを使用して、ブランクの OTP メモリを搭載したボードでボード開発を行う必要があります。*nvr.am.txt* ファイルのコンテンツが検証され、確定されるまで、OTP メモリをプログラムしないでください。

## 4 NVRAM コンテンツ開発と OTP プログラミングフロー

Figure 1 は、*nvr.am.txt* ファイルのコンテンツ開発と OTP プログラミングフローを示しています。*nvr.am.txt* ファイルのパラメーターは、基本パラメーターと詳細パラメーターの 2 つのグループに分類できます。各フェーズの適切な OTP プログラミングの詳細は、[OTP プログラミング手順](#)に記載されています。

Figure 1. NVRAM 開発および OTP プログラミングフロー



注：Figure 1 に示す OTP プログラミングフローは、少量のボードまたはモジュールでのプロジェクトの開発段階でのみ使用されます。このプロセスが完了し、「ゴールデン」 *nvr.am.txt* ファイルまたは OTP ファイルが確立されたら、開発フェーズを省略でき、各メーカーが定義した正しい製造手順に従って、量産向けにプログラミングを大量に実行できます。

## 5 *nvr.am.txt* ファイルのカスタマイズ

このセクションでは、OTP プログラミング用の *nvr.am.txt* ファイルのカスタマイズ、編集、およびファイナライズについて説明します。

### 5.1 *nvr.am.txt* ファイルテンプレートの使用

サイプレスのリファレンスボードデザインごとに、*nvr.am.txt* ファイルが提供されます。このファイルは、その特定のボードデザインと正確に一致しています。通常、このファイルは、サポートするボードに基づいて名前が付けられます（たとえば、*cyw943012fcref.txt*）。リファレンスボードデザインパッケージまたはドライバリリースで提供される場合があります。サイプレスのサポートにリクエストを送信することにより、ファイルの最新バージョンを入手できます。このファイルをサンプルまたはテンプレートとして使用して、独自のボードデザインに合わせてカスタマイズを始めます。

サイプレス CYW43012 リファレンスデザインボードに共通なパラメーターを含むサンプル *nvr.am.txt* ファイルを Table 1 に示します。*nvr.am.txt* ファイルのパラメーターに特定の順序は必要ありません。

Table 1 にリストされているパラメーターは、ボードまたはモジュールのテストを開始する前に確認する必要がある設計変数です。具体的には、*boardflags*、*swctrlmap* 変数、およびアンテナの数は、ボードの RF アーキテクチャと一致するようにカスタマイズする必要があります。ボード開発フェーズでは、*nvr.am.txt* テンプレートで提供されるデフォルトのパワーアンプ (PA) パラメーターから始めます。PA パラメーターは、サイプレスの送信信号強度インジケータ (TSSI) キャリブレーションツールを使用して最終的に最適化されます。

注：Table 1 のパラメーターは、通常、特定のボードまたはモジュールの設計ごとに調整する必要があります。これは全て網羅するリストではありません。サイプレスによって、ドライバの RF パフォーマンス関連の属性を制御するために、随時パラメーターが追加される場合があります。ボードデザインのカスタマイズを開始する前に、リファレンスデザインの *nvr.am.txt* ファイルの最新バージョンをサイプレスに必ず確認してください。

Table 1. 各ボードデザインのカスタマイズが必要な NVRAM パラメーター

NVRAM パラメーター	データの例	変更内容	備考
sromrev	0x0b	IEEE 802.11ac チップの SROM リビジョン。	変更しないでください
vendid	0x14e4	ベンダー ID - IC ベンダーを識別します。常に 0x14e4 で、これはサイプレス PCI ベンダー ID です。	変更しないでください
devid	0x43d0	デバイス ID - デバイスを識別します。必ずしもチップ番号とは対応していません。	変更しないでください
macaddr	00:90:4c:2b:3\${maclo12}	デバイスの MAC アドレスを設定します。	
nocrc	1	ファームウェアのロード時に CRC エラーを確認します。	変更しないでください
boardtype	0x084d	これは、同様のサイプレスリファレンスデザインからコピーする必要がある重要なパラメーターです。	変更しないでください
boardrev	0x1101	内部テストツールによって追跡されるボードリビジョン (オプション)。 0x1101 は P101 に変換されます 0x1208 は P208 に変換されます	
xtalfreq	37400	オンボード XTAL または発振器周波数 (kHz)。	変更しないでください

NVRAM パラメーター	データの例	変更内容	備考
boardflags	0xa00	ボード構成フラグ	変更しないでください
boardflags2	0x40002000		
rxgains2gelngain0	0	この変数は、2.4 GHz eLNA ゲインを dB で定義します。	
rxgains2gtrisoa0	0	この変数は、「T」モードのときに TR スイッチが提供する 2.4 GHz アイソレーションを定義します。	
rxgains2gtrelnabypa0	0	この変数は、2.4 GHz eLNA がバイパスモードになったときに提供するアイソレーションを定義します。	
rxgains5gelngain0	0	この変数は、5 GHz eLNA ゲインを dB で定義します。	
rxgains5gtrisoa0	0	この変数は、「T」モードのときに TR スイッチが提供する 5 GHz アイソレーションを定義します。[dB]	これは測定して入力する必要があり、正確な RSSI を報告するために必要です。
pdgain5g	0	ドライバが TSSI ループバックパスをプログラムするために使用する、5 GHz および 2.4 GHz のそれぞれの電力検出パラメーター。	変更しないでください
pdgain2g	0		
rxchain	1	RX パスの数 (ビットマスク) を指定します。	変更しないでください
txchain	1	TX パスの数 (ビットマスク) を指定します。	
aa2g	1	2.4 GHz 帯域と 5 GHz 帯域でそれぞれ利用可能なアンテナの数、ビットマップバイナリ形式： 1 = 01b (1 アンテナの場合) 3 = 11b (2 アンテナの場合)	
aa5g	1		
swdiv_en	1	アンテナダイバーシティ用で、SW ダイバーシティ機能を有効にします。	
swdiv_gpio	0	この変数は、別のアンテナをトリガーする必要がある場合のダイバーシティ関連の PHY レジスタ設定のビットオフセットです。	
swdiv_swctrl_en	2	この変数は、ダイバーシティモードの選択エントリです。	
swdiv_swctrl_ant0	0	これらは、ucode アクティビティの共有メモリ設定として使用されるエントリです。このデバイスはモード 1 のみを使用します。	
swdiv_swctrl_ant1	1		
swdiv_antmap2g_main	1	アンテナを選択します。	
swdiv_antmap5g_main	1	アンテナを選択します。	
tssipos5g	0	TSSI に 5 GHz の正スロープがあるかどうかを示します。これを「1」に設定します。	
tssipos2g	1	TSSI に 2.4 GHz の正スロープがあるかどうかを示します。これを「1」に設定します。	
femctrl	0	両方の帯域のフロントエンド RF スイッチまたはフロントエンドモジュール (FEM) 制御ロジックを定義します。	変更しないでください

NVRAM パラメーター	データの例	変更内容	備考
pa2ga0	-179, 5709, -665	TSSI キャリブレーションに基づく 2.4 GHz 帯域の PA パラメーター。 pa2ga0-OFDM、高域パワー用	
pa5ga0	45, 6701, -710, 55, 6738, -697, 28, 6666, -694, -130, 5655, -758	TSSI キャリブレーションに基づく 5 GHz 帯域の PA パラメーター。(Low/Mid/High/ X1 サブバンド周波数範囲、20、40 BW 向け) pa5ga0-OFDM、高域パワー用 チャンネル範囲： Low 5180 から 5240 : 36~48 Mid 5260 から 5320 : 52~64 High 5500~5700 : 100~140 X1 5745 から 5825 : 149~165	
pdoffset40ma0	0x0	5 GHz および 20 MHz のそれぞれの帯域幅、2 の補数形式のパワー検出 (PD) オフセット (1/4 dB ステップ)、各サブバンドに 4 ビット (形式 : X1 / High / Mid / Low サブバンド周波数範囲)。	
pdoffset80ma0	0x0		
extpagain5g	2	5 GHz 外部 PA をサポートします。iPA ボードでは 2、ePA ボードには 1 を使用します。	
extpagain2g	2	2.4 GHz 外部 PA をサポートします。iPA ボードでは 2、ePA ボードでは 1 を使用します。	
maxp2ga0	0x4a	0.25 dB 単位の 16 進形式の 2.4 GHz 帯域の最大出力電力。これは、アンテナポートで測定されるすべての相補型符号変調方式 (CCK) レートに適用されます。dBm 単位の CCK パケットの公称目標電力は、(0.25 × 10 進数での maxp2ga0) - 1.5 dB です。値は、16 進数または 10 進数の形式で入力できます。 例えば、0x4a の場合では、最大出力電力は 0.25 × 74 = 18.5 dBm、公称電力は 18.5 - 1.5 = 17 dBm です。	
maxp5ga0	0x46, 0x46, 0x42, 0x42	0.25 dB 単位の 16 進形式の 5 GHz 帯域の最大出力電力。これは、アンテナポートで測定されたすべてのレガシー OFDM レートに適用されます。dBm 単位の公称目標電力は、(0.25 × 10 進数での maxp5ga0) - 1.5 dB です。値は、Low、Mid、High、X1 サブバンドシーケンスにて、16 進数または 10 進数の形式で入力できます。 例えば、0x46 の場合は、最大出力電力は 0.25 × 70 = 17.5 dBm であり、公称電力は 17.5 - 1.5 = 16 dBm です。	
mcsbw202gpo	0xb8544433	11n / ac MCS0 / 1 / 2、3-7、C8、C9 の 2.4MHz 電力オフセット。20MHz 帯域幅用。ハーフ dBm 単位で指定 - C9 / C8 / M7 / M6 / M5 / M4 / M3 / M0-2。 (MCS1 と MCS2 を別々に制御する必要がある場合は、ofdmrlbw202gpo を使用してください)。	

NVRAM パラメーター	データの例	変更内容	備考
mcsbw205glpo	0xa8754100	5 GHz Low バンド 11n / ac MCS0 / 1 / 2、3-7、C8、C9 の電力オフセット。20 MHz 帯域幅用。ハーフ dBm 単位で指定 - C9 / C8 / M7 / M6 / M5 / M4 / M3 / M0-2。 例えば、0xa8754100 の場合は、レート C9 のパワーバックオフは、10 (10 進数) / 2 = 5 dB です。したがって、公称パワーが 16 dBm の場合、この例の 0xa8754100 に対する、パワーバックオフ (dB) とターゲットパワー (dBm) は、それぞれ次のようになります。 C9 : 5 と 11 C8 : 4 と 12 M7 : 3.5 と 12.5 M6 : 2.5 と 13.5 M5 : 2 と 14 M4 : 0.5 と 15.5 M3 : 0 と 16 M0-2 : 0 と 16	
mcsbw205gmpo	0xb9865200	5 GHz mid バンド 11n / ac MCS0 / 1 / 2、3-7、C8、C9 の電力オフセット。20 MHz 帯域幅用。ハーフ dBm 単位で指定 - C9 / C8 / M7 / M6 / M5 / M4 / M3 / M0-2。	
mcsbw205ghpo	0xba865200	5GHz High/ X1 バンド 11n / ac MCS0 / 1 / 2、3-7、C8、C9 の電力オフセット。20 MHz 帯域幅用。ハーフ dBm 単位で指定 - C9 / C8 / M7 / M6 / M5 / M4 / M3 / M0-2。	
dot11agofdmhrbw202gpo	0x4443	OFDM 電力オフセット。ハーフ dBm 単位で指定 : 54、48、36、および 24 Mbps。	
ofdm1rbw202gpo	0x0033	OFDM 2.4 GHz 電力オフセット。半 dBm 単位で指定 : MCS1 および MCS2 : 11n および 11ac 40 MHz BW MCS1 および MCS2 : 11n および 11ac 20 MHz BW 12 および 18 Mbps : 11g 6 および 9 Mbps : 11g	
swctrlmap_2g	0x00002111, 0x00002212, 0x00002212, 0x000000, 0x0ff	外部の 2.4 GHz および 5 GHz FEM または TRSW (TR スイッチ) を制御する方法についての記述。	変更しないでください
swctrlmap_5g	0x00002414, 0x00002818, 0x00002818, 0x000000, 0x0ff		
swctrlmapext_5g	0x00000000, 0x00000000, 0x00000000, 0x000000, 0x000		
swctrlmapext_2g	0x00000000, 0x00000000, 0x00000000, 0x000000, 0x000		



## 5.2 nvram.txt ファイルの編集

*nvram.txt* ファイルのコンテンツは、Notepad ++や WordPad ++などの正式なフォーマット対応されたテキストエディタで編集して、ファイルの元のフォーマットが保持されるようにする必要があります。フォーマット対応されていないテキストエディタ (メモ帳など) を使用すると、NVRAM マップのフォーマットが破損し、ドライバが *nvram.txt* ファイルを正しく読み取れなくなる可能性があります。

## 5.3 nvram.txt ファイルの完成

デザインの最終的な PA パラメーターが生成されたら、*nvram.txt* ファイルを編集して TSSI ツールから得られた PA パラメーターを更新し、*nvram.txt* ファイルで Tx 出力電力関連パラメーターを調整します。(更新された *nvram.txt* ファイルを使用して) 出力電力テストを実行し、これらのパラメーターが正しい出力電力を提供することを確認します。RF パフォーマンス (EVM、スペクトルマスク、rxper など) が設計仕様を満たしていることを確認します。

サイプレスは、規定のプレスキャンを実行して、必要な出力電力がバンドエッジの制限に違反することなく供給できることを確認することを推奨しています。もし、バンドエッジの制限を満たせない場合は、バンドエッジチャンネルでの出力電力を減らす必要がある場合があります。

すべてのプロトタイプテストに合格し、すべての *nvram.txt* ファイルパラメーターが最適化および確定されたら、必要なパラメーターを選択して、製品における OTP をプログラムできます。

CYW43012 チップには、OTP メモリに最大 356 バイトのスペースがあり、ユーザーデータに使用できます。OTP のスペースが限られているため、*nvram.txt* ファイル全体を OTP にプログラムすることはできません。OTP に投入するパラメーターは必要なものだけを選択するように非常に注意する必要があります。通常 OTP に投入するパラメーターは、ボードに固有のパラメーター (MAC アドレスなど) とローカルの規制要件を満たすために必要なパラメーターで、通常は出力電力関連パラメーター (最大出力電力、レートごとの電力オフセット、PA パラメーター、国コードなど) です。

# 6 プログラミングの準備

## 6.1 OTP

OTP プログラミングの前に、OTP バイナリマップファイルを準備し、正しい値に編集しておく必要があります。SDIO OTP データ形式は、PCMCIA / SD Card Association で定義されている CIS に基づいています。CIS データには、ハードウェアヘッダーの後に 1 つ以上のデータブロックが続きます。各データブロック (またはタプル) には、タプルのタイプ、長さ、および値が含まれています。詳細については、[CIS マップ](#)を参照してください。

OTP マップの先頭には、NVRAM 変数の前に SDIO ハードウェアヘッダーと呼ばれる文字列が存在する必要があります。ドライバが OTP のコンテンツを検出して、SDIO インターフェースを介して CYW43012 デバイスを起動するために、SDIO ハードウェアヘッダーが必要になります。そのため、SDIO ハードウェアヘッダーは、OTP をプログラミングするときのパラメーターの最小セットです。OTP にプログラムする必要がある他のパラメーターは、SDIO ハードウェアヘッダーの後に追加されます ([OTP バイナリマップの作成と編集](#)を参照)。

### 6.1.1 OTP バイナリマップの作成と編集

16 進数のテキストエディタを使用して、OTP バイナリマップを作成および編集します。16 進数のテキストエディタは、*nvram.txt* ファイルのフォーマットを維持します。フォーマットが変更され、*nvram.txt* ファイルが破損するため、**メモ帳は使用しないでください**。OTP への書き込みには、OTP サイズに収まる *.bin* ファイルが必要です。CYW43012 デバイスの場合、OTP のユーザーパーティションの最大サイズは 356 バイトです。[Figure 2](#) は、CYW43012 のこのパーティションの例を示しています。



Figure 2. CYW43012 の基本的な CIS マップ

43012 WLAN OTP マップ																	
オフセット	0x0	0x1	0x2	0x3	0x4	0x5	0x6	0x7	0x8	0x9	0xa	0xb	0xc	0xd	0xe	0xf	
00000000	5b	00	ff	ff	C7	00	20	04	d0	02	04	a8	80	02	00	0b	ハードウェア ヘッダー sromrev macaddress
00000010	80	03	02	01	13	80	03	1b	43	08	80	07	19	00	90	4c	
00000020	2a	99	88	00	00	00	00	00	00	00	00	00	00	00	00	00	
00000030	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
00000040	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
00000050	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
00000060	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
00000070	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
00000080	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
00000090	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
000000a0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
000000b0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
000000c0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
000000d0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
000000e0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
000000f0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
00000100	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
00000110	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
00000120	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	
00000130	00	00	←														OTP 終了

43012 BT OTP マップ																
オフセット	0x0	0x1	0x2	0x3	0x4	0x5	0x6	0x7	0x8	0x9	0xa	0xb	0xc	0xd	0xe	0xf
00000170									50	4F	10	06	FF	EE	DD	CC
00000180	BB	AA	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000190	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000001a0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000001b0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000001c0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000001d0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000001e0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
000001f0	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000200	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000210	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000220	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000230	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000240	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000250	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000260	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
00000270	00	00	00	00	00	00	00	00	00	← BT OTP 終了						

BT OTP 開始
オフセット = 3008 bits
BT OTP Header
BD ADDR

このセクションで前述した OTP バイナリマップの説明に沿って、SDIO ハードウェアヘッダーと CIS タブルを埋めるために、マップの各バイトを追加または編集します。Figure 2 に示すマップは、CYW43012 OTP バイナリマップの例と合うように編集されています。

編集が完了したら、ファイルを保存し、手動で .txt ファイル拡張子を .bin に変更します。OTP にプログラムできるように、ファイル名には .bin 拡張子が必要です。この .bin ファイルを、次のセクションで説明するリモート WL ユーティリティを含む作業ディレクトリに保存します。

例として、このファイルは、以下の説明では `cyw43012cis_map_V2.bin` とします。

## 7 OTP プログラミング手順

上記の OTP バイナリマップと他のいくつかの重要なパラメーターを CYW43012 デバイスにプログラムするには、次の手順を実行します。

1. OTP バイナリマップをプログラムします。

```
wl ciswrite cyw43012cis_map_V2.bin
```

**注** : \* *cis\_map.bin* バイナリファイルは、デバイスごとに異なります。

2. 次のコマンドを実行して、OTP バイナリマップが正しくプログラムされていることを確認します。

```
> wl cisdump
```

3. 必要に応じて、次のコマンドを使用して、OTP コンテンツをコンソールに出力します。

```
> wl otpdump
```

`wl otpdump` コマンドは、OTP コンテンツのセット全体を絶対アドレスで出力します。ユーザーパーティションは、0x40 から 0x01A3 までのアドレス空間を占める部分セットです。

4. CYW43012 WICED ボードの電源を入れ直します。

## Appendix A. CIS マップ

Table 2 と Table 3 は、SDIO デバイスの CIS マップ (標準タプルタグとサイプレスサブタグ) の一覧です。

Table 2. 標準タプルタグ

名称	タグ	長さ	フォーマット	変数	変更内容
CISTPL_VERS_1	0x15			manf	CIS バージョン、製造元、デバイス、およびバージョンの文字列。
				productname	
CISTPL_MANFID	0x20	4		manfid	製造元とデバイスの ID。
				prodid	
CISTPL_FUNCID	0x21				機能の識別子。
CISTPL_FUNCE	0x22				機能拡張。
CISTPL_FUNCCE	0x22	8			サブタイプ= FUNCE_mac (0x4)、値: 6 バイトの MAC アドレス。
CISTPL_CFTABLE	0x1b	2		regwindowsz	構成テーブルのエントリ。
CISTPL_FID_SDIO	0x0c				SDIO 仕様で定義されている拡張機能。
CISTPL_BRCM_HNBU	0x80				サイプレス固有のタプルサブタグ識別子。
CISTPL_END	0xff				CIS タプルチェーンの終わり。

Table 3. サイプレスサブタグ

名称	タグ	長さ	フォーマット	変数	変更内容
HNBU_SROMREV	0x00	1		sromrev	SROM リビジョン。
HNBU_CHIPID	0x01	4/6/8/10		vendid	ベンダーとデバイスの ID。
				devid	
				chiprev	
				subvendid	
				subdevid	
				boardtype	
HNBU_BOARDREV	0x02	1/2		boardrev	ボードのリビジョン。
HNBU_PAPARMS	0x03	2/8/9		pa0b0	PA パラメーター: 8 (sromrev = 1) または 9 (sromrev > 1) バイト
				pa0b1	
				pa0b2	
				pa0itssit	
				pa0maxpwr	
				opo	

名称	タグ	長さ	フォーマット	変数	変更内容
HNBU_AA	0x06	1/2		aa2g	利用できるアンテナ。
				aa5g	
HNBU_AG	0x07	1/2/3/4		ag0	アンテナゲイン
				ag1	
				ag2	
				ag3	
HNBU_BOARDFLAGS				boardflags	ボードフラグは、使用するフロントエンドモジュールによって異なります。サイプレスでこの値を確認してください。
HNBU_CCODE	0x0a	3		ccode	国コード (2 バイト ASCII + 1 バイト CCTL) CCTL は屋内/屋外を意味しますが、使用されることはありません。
				cctl	
HNBU_CCKPO	0x0b	2		cckpo	CCK 電力オフセット。
HNBU_OFDMPO	0x0c	4		ofdmpo	11g OFDM 電力オフセット。
HNBU_PAPARMS5G	0x0e	22		pa1b0	low/mid/high バンドの 5G PA パラメーター。
				pa1b1	
				pa1b2	
				pa1lob0	
				pa1lob1	
				pa1lob2	
				pa1hib0	
				pa1hib1	
				pa1hib2	
				pa1itssit	
				pa1maxpwr	
				pa1lomaxpwr	
				pa1himaxpwr	
HNBU_ANT5G	0x0f	2		aa5g	利用可能 5G アンテナ/ゲイン。
				ag1	
HNBU_XTALFREQ	0x13	4		xtalfreq	キロヘルツ単位の水晶周波数。
HNBU_TRI2G	0x14	1		triso2g	2G TR アイソレーション。
HNBU_TRI5G	0x15	3		triso5gl	5G TR アイソレーション。
				triso5g	
				triso5gh	

名称	タグ	長さ	フォーマット	変数	変更内容
HNBU_RXPO2G	0x16	1		rxpo2g	2G RX 電力オフセット。
HNBU_RXPO5G	0x17	1		rxpo5g	5G RX 電力オフセット。
HNBU_BOARDNUM	0x18	2		boardnum	MAC アドレスとは独立した、ボードのシリアル番号。
HNBU_MACADDR	0x19	6		macaddr	標準 CIS LAN_NID のオーバーライト用 MAC アドレス。
HNBU_BOARDTYPE	0x1b	2		boardtype	ボードタイプ。
HNBU_FEM	0x23	2/4		antswct2g(15-11) triso2g(10-8) pdetrangle2g(7-3) extpagain2g(2-1) tssipos2g(0) antswct5g(15-11) triso5g(10-8) pdetrangle5g(7-3) extpagain5g(2-1) tssipos5g(0)	フロントエンドモジュール変数。
HNBU_PO_CCKOFDM	0x28	6/18		cck2gpo ofdm2gpo ofdm5gpo ofdm5glpo ofdm5ghpo	CCK および OFDM の 2G の電力オフセット。
HNBU_OFDMPO5G	0x37	12		ofdm5gpo ofdm5glpo ofdm5ghpo	OFDM での 5G の電力オフセット。
HNBU_PO_MCS2G	0x29	16		mcs2gpo0 mcs2gpo1 mcs2gpo2 mcs2gpo3 mcs2gpo4 mcs2gpo6 mcs2gpo7	Modulation coding scheme (MCS) レートでの 2G の電力オフセット。
HNBU_PO_MCS5GM	0x2a	16		mcs5gpo0	



名称	タグ	長さ	フォーマット	変数	変更内容
				mcs5gp01 mcs5gp02 mcs5gp03 mcs5gp04 mcs5gp06 mcs5gp07	MCS レートでの 5G ミッドバンドの電力オフセット。
HNBU_PO_MCS5GLH	0x2b	32		mcs5glpo0 mcs5glpo1 mcs5glpo2 mcs5glpo3 mcs5glpo4 mcs5glpo6 mcs5glpo7 mcs5ghpo0 mcs5ghpo1 mcs5ghpo2 mcs5ghpo3 mcs5ghpo4 mcs5ghpo6 mcs5ghpo7	MCS レートでの 5G low/high バンドの電力オフセット。
HNBU_PO_40M	0x2e	2		bw40po	2g : ビット 0~3 5g : ビット 4~7 5gl : ビット 8 - 11 5gh : ビット 12 - 15
HNBU_PO_40MDUP	0x2f	2		bwduppo	2g : ビット 0~3 5g : ビット 4~7 5gl : ビット 8 - 11 5gh : ビット 12 - 15
HNBU_CCKFILTTYPE	0x36	1		cckdigfiltype	CCK デジタルフィルター選択オプション。

## 改訂履歴

文書名: AN225021 – CYW43012 OTP プログラミングと NVRAM 開発

文書番号: 002-xxxxx

版	変更内容
**	本版は英語版 002-25021 Rev. **について、CYPRESS DEVELOPER COMMUNITYの参画者によって日本語に翻訳されたドキュメントです。

## セールス、ソリューションおよび法律情報

### ワールドワイドな販売と設計サポート

サイプレスは、事業所、ソリューションセンター、メーカー代理店、および販売代理店の世界的なネットワークを保持しています。お客様の最寄りのオフィスについては、[サイプレスのロケーションページ](#)をご覧ください。

### 製品

Arm® Cortex® Microcontrollers	<a href="http://cypress.com/arm">cypress.com/arm</a>
車載用	<a href="http://cypress.com/automotive">cypress.com/automotive</a>
クロック&バッファ	<a href="http://cypress.com/clocks">cypress.com/clocks</a>
インターフェース	<a href="http://cypress.com/interface">cypress.com/interface</a>
IoT (モノのインターネット)	<a href="http://cypress.com/iot">cypress.com/iot</a>
メモリ	<a href="http://cypress.com/memory">cypress.com/memory</a>
マイクロコントローラ	<a href="http://cypress.com/mcu">cypress.com/mcu</a>
PSoC	<a href="http://cypress.com/psoc">cypress.com/psoc</a>
電源用 IC	<a href="http://cypress.com/pmic">cypress.com/pmic</a>
タッチセンシング	<a href="http://cypress.com/touch">cypress.com/touch</a>
USB コントローラー	<a href="http://cypress.com/usb">cypress.com/usb</a>
ワイヤレス	<a href="http://cypress.com/wireless">cypress.com/wireless</a>

### PSoC®ソリューション

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

### サイプレス開発者コミュニティ

[コミュニティ](#) | [サンプルコード](#) | [Projects](#) | [ビデオ](#) | [ブログ](#) | [トレーニング](#) | [Components](#)

### テクニカルサポート

[cypress.com/support](http://cypress.com/support)



Cypress Semiconductor  
An Infineon Technologies Company  
198 Champion Court  
San Jose, CA 95134-1709

© Cypress Semiconductor Corporation, 2018-2020. 本書面は、Cypress Semiconductor Corporation 及び Spansion LLC を含むその子会社 (以下「Cypress」という。) に帰属する財産である。本書面 (本書面に含まれ又は言及されているあらゆるソフトウェア若しくはファームウェア (以下「本ソフトウェア」という。)) を含む) は、アメリカ合衆国及び世界のその他の国における知的財産法令及び条約に基づき Cypress が所有する。Cypress はこれらの法令及び条約に基づく全ての権利を留保し、本段落で特に記載されているものを除き、その特許権、著作権、商標権又はその他の知的財産権のライセンスを一切許諾しない。本ソフトウェアにライセンス契約書が伴っておらず、かつ Cypress との間で別途本ソフトウェアの使用方法を定める書面による合意がない場合、Cypress は、(1) 本ソフトウェアの著作権に基づき、(a) ソースコード形式で提供されている本ソフトウェアについて、Cypress ハードウェア製品と共に用いるためののみ、かつ組織内部でののみ、本ソフトウェアの修正及び複製を行うこと、並びに (b) Cypress のハードウェア製品ユニットに用いるためののみ、(直接又は再販売者及び販売代理店を介して間接のいずれかで) 本ソフトウェアをバイナリーコード形式で外部エンドユーザーに配布すること、並びに (2) 本ソフトウェア (Cypress により提供され、修正がなされていないもの) が抵触する Cypress の特許権のクレームに基づき、Cypress ハードウェア製品と共に用いるためののみ、本ソフトウェアの作成、利用、配布及び輸入を行うことについての非独占的で譲渡不能な一身専属的ライセンス (サブライセンスの権利を除く) を付与する。本ソフトウェアのその他の使用、複製、修正、変換又はコンパイルを禁止する。

適用される法律により許される範囲内で、Cypress は、本書面又はいかなる本ソフトウェア若しくはこれに伴うハードウェアに関しても、明示又は黙示をとわず、いかなる保証 (商品性及び特定の目的への適合性の黙示の保証を含むがこれらに限られない) も行わない。いかなるコンピューティングデバイスも絶対に安全ということはない。従って、Cypress のハードウェアまたはソフトウェア製品に講じられたセキュリティ対策にもかかわらず、Cypress は、Cypress 製品への権限のないアクセスまたは使用といったセキュリティ違反から生じる一切の責任を負わない。加えて、本書面に記載された製品には、エラーと呼ばれる設計上の欠陥またはエラーが含まれている可能性があり、公表された仕様とは異なる動作をする場合がある。適用される法律により許される範囲内で、Cypress は、別途通知することなく、本書面を変更する権利を留保する。Cypress は、本書面に記載のある、いかなる製品若しくは回路の適用又は使用から生じる一切の責任を負わない。本書面で提供されたあらゆる情報 (あらゆるサンプルデザイン情報又はプログラムコードを含む) は、参照目的のためのみに提供されたものである。この情報で構成するあらゆるアプリケーション及びその結果としてのあらゆる製品の機能性及び安全性を適切に設計、プログラム、かつテストすることは、本書面のユーザーの責任において行われるものとする。Cypress 製品は、兵器、兵器システム、原子力施設、生命維持装置若しくは生命維持システム、蘇生用の設備及び外科的移植を含むその他の医療機器若しくは医療システム、汚染管理若しくは有害物質管理の運用のために設計され若しくは意図されたシステムの重要な構成部分としての使用、又は装置若しくはシステムの不具合が人身傷害、死亡若しくは物的損害を生じさせるようなその他の使用 (以下「本目的外使用」という。) のためには設計、意図又は承認されていない。重要な構成部分とは、その不具合が装置若しくはシステムの不具合を生じさせるか又はその安全性若しくは実効性に影響すると合理的に予想できるような装置若しくはシステムのあらゆる構成部分をいう。Cypress 製品のあらゆる本目的外使用から生じ、若しくは本目的外使用に関連するいかなる請求、損害又はその他の責任についても、Cypress はその全部又は一部をとわず一切の責任を負わず、かつ Cypress はそれら一切から本書により免除される。Cypress は Cypress 製品の本目的外使用から生じ又は本目的外使用に関連するあらゆる請求、費用、損害及びその他の責任 (人身傷害又は死亡に基づく請求を含む) から免責補償される。

Cypress, Cypress のロゴ, Spansion, Spansion のロゴ及びこれらの組み合わせ, WICED, PSoC, Capsense, EZ-USB, F-RAM, 及び Traveo は、米国及びその他の国における Cypress の商標又は登録商標である。Cypress のより完全な商標のリストは、[cypress.com](http://cypress.com) を参照すること。その他の名称及びブランドは、それぞれの権利者の財産として権利主張がなされている可能性がある。