|  |  |  |
| --- | --- | --- |
| AN218238 | | |
| Hardware Design Guidelines for EZ-PD CCG3PA in Power Adapter Applications   |  | | --- | | ＜＜★Author: Madhan Kuppaswamy | | 関連部品ファミリ：CYPD3174、CYPD3175 | | 関連アプリケーションノート：AN218179、AN210403、AN200210 | | | |
| AN218238 provides an overview of USB Type-C power adapter applications that EZ-PD™ CCG3PA USB Type-C controllers can support and provides hardware design guidelines.＞＞AN218238は、EZ-PD™CCG3PA USB Type-CコントローラーがサポートできるUSB Type-C電源アダプターアプリケーションの概要を提供し、ハードウェア設計ガイドラインを提供します。このアプリケーションノートでは、主にEZ-PD CCG3PA USB Type-Cコントローラーの機能と、ノートブック電源アダプターやモバイル電源アダプターなどの一般的な電源アダプターアプリケーションの関連ハードウェア設計ガイドラインについて説明します。 |

<

目次

[1 はじめに 1](#_Toc4229578)

[1.1 EZ-PD CCG3PAの機能 1](#_Toc4229579)

[1.2 CCG3PAブロック図 2](#_Toc4229580)

[1.3 CCG3PAリソース 3](#_Toc4229581)

[1.4 CCG3PA設計フロー 4](#_Toc4229582)

[2 定電圧および定電流ループ 5](#_Toc4229583)

[2.1 Optoフィードバックシステム 5](#_Toc4229584)

[2.2 直接フィードバックシステム 6](#_Toc4229585)

[2.3 PWMフィードバックとその他のシステム 7](#_Toc4229586)

[3 PCBレイアウトガイドライン–電流センスパス 7](#_Toc4229587)

[4 VBUS放電 9](#_Toc4229588)

[5 CCおよびD + / D-終端 9](#_Toc4229589)

[6 PFETゲートドライバ 10](#_Toc4229590)

[7 一般的なガイドライン 10](#_Toc4229591)

[改訂履歴 11](#_Toc4229592)

[世界中にわたるセールスおよびデザイン サポート 12](#_Toc4229593)

# はじめに

EZ-PD CCG3PAは、最新のUSB Type-CおよびPower Delivery（PD）規格に準拠するサイプレスのUSB Type-Cコントローラーファミリーに属しています。さらに、組み込みの過電圧保護（OVP）と過電流保護（OCP）は、追加のコンポーネントの必要性とType-Cエコシステムの全体的なコストの削減に役立ちます。CCG3PAを使用する一般的なアプリケーションには、モバイル電源アダプター、PC電源アダプター、電源バンク、および自動車用充電器が含まれます。

## EZ-PD CCG3PAの機能

* Type-CおよびUSB-PDのサポート
* プログラマブル電源（PPS）モードを含むUSB PD 3.0仕様をサポート
* 設定可能な抵抗RPおよびRD
* 1個のUSB Type-Cポートと1個のType-Aポートに対応
* 2個のレガシー/独自の充電ブロック
* 急速充電（QC）4.0、Apple充電2.4A、適応型高速充電（AFC）、バッテリー充電（BC）1.2をサポート
* DP / DMラインで必要なすべての終端を統合
* システム レベル フォールト保護
* オンチップOVP、OCP、低電圧保護（UVP）、および短絡保護（SCP）
* 統合されたADC回路を通じて過熱保護（OTP）をサポート
* 32ビットMCUサブシステム
* Arm®Cortex®-M0CPU
* 64 KBフラッシュ
* 8 KB SRAM
* 時計と発振器
* 内蔵発振器は外部クロックを不要にする
* 電力
* 3.0 V〜24.5 V動作（30 Vトレラント）
* システム レベルESD保護
* 構成チャネル（CC）、VBUS、およびDP / DMピン
* IEC61000-4-2レベル4Cに基づく±8 kVの接触放電と±15 kVのエアギャップ放電
* パッケージ
* 24ピンQFNと16ピンSOIC
* 拡張工業用温度範囲をサポート（-40°C〜+ 105°C）

## CCG3PAブロック図

図1に、CCG3PAアーキテクチャのブロック図を示します。詳細については、CCG3PAデータシートを参照してください。

図1. CCG3PAアーキテクチャのブロック図



## CCG3PAリソース

サイプレスの既存のハードウェアおよびソフトウェアプラットフォームを初めて使用するType-Cのお客様向けに、表1に、今後の設計でCCG3PAの使用を開始するのに役立つリソースを示します。

表. CCG3PA設計リソース

|  |  |
| --- | --- |
| 区分 | 利用可能なリソース |
| データシート | [CCG3PAデータシート](http://www.cypress.com/documentation/datasheets/ez-pd-ccg3-datasheet-usb-type-c-controller-power-delivery) |
| ハードウェア | CY4532 CCG3PA EVK –ドキュメントと設計ファイルが含まれています |
| プログラミング仕様書 | CYPD3xxxプログラミング仕様– CCG3PAデバイスのフラッシュメモリをプログラムする方法に関するガイドラインを提供します |
| ホストPCソフトウェア | [EZ-PD CCGx SDK](http://www.cypress.com/EZ-PDSDK) |
| ホストPCソフトウェア  デバッグツール | EZ-PD構成ユーティリティ1.1以降（CCGxコントローラーの構成に役立つGUIベースのWindowsアプリケーション） |
| PSoC Creator™4.1以降（ファームウェア開発ツール） |
| PSoC Programmer 3.26以降（ファームウェアプログラミングツール） |
| CY4500 EZ-PDTMプロトコルアナライザ– EZ-PDアナライザユーティリティとドキュメントが含まれています |
| ビデオ |  |
| その他の資料 | [CCG3PA固有のナレッジベース記事](http://www.cypress.com/CCG3PA) |
| リファレンスデザイン | [CCG3PAリファレンスデザイン](http://www.cypress.com/documentation/datasheets/ez-pd-ccg3pa-datasheet-usb-type-c-controller-power-delivery) |

## CCG3PA設計フロー

このセクションでは、Type-Cアプリケーションの設計中に、概念からCCG3PAデバイスを使用した製造に至るまでの典型的な設計フローについて説明します。このセクションでは、このアプリケーションノートで説明されているハードウェア、ソフトウェア、ファームウェアのリソースがデザインフローでどのように使用されるかについても説明します。図2は、CCG3PAデバイスを使用した一般的な設計フローを示しています。

図2。CCG3PA設計フロー



|  |  |
| --- | --- |
| 用途 | CY MPN |
| Optoフィードバック電源アダプター | CYPD3174-16SXQ/ CYPD3174-24LQXQ |
| 直接フィードバック電源アダプター | CYPD3175-24LQXQ |

CCG3PAベースのType-Cアプリケーションを決定し、リファレンスデザイナーを確認した後、アプリケーション開発フェーズを並行して開始できます。

ハードウェア開発には、エンドアプリケーションに基づいてリファレンス回路図を作成することと、いくつかのプロトタイプを次のフェーズに備えるためのボードを設計することが含まれます。これらのリファレンス回路図は、サイプレスのCCG3PA Webページで入手可能なリファレンスデザインに基づくことができます。

アプリケーション開発はCY4532 EZ-PD CCG3PA評価キット（EVK）から開始できるため、ハードウェア開発と並行して進めることができます。EZ-PD構成ユーティリティを使用して、CCG3PAデバイスの構成テーブルを更新できます（たとえば、PDOとベンダーIDの変更）。アプリケーション固有の変更を行うには、EZ-PD CCGxソフトウェア開発キット（SDK）のカスタムCCG3PA FWパッケージを使用できます。

ハードウェアとアプリケーションの開発が完了すると、既存のシステム設計はテストおよび検証サイクルの準備が整います。CY4500 EZ-PDプロトコルアナライザーを使用して、テスト、ファームウェアデバッグ、およびパフォーマンス分析を行うことができます。テストと検証が完了し、システム設計が完成したら、大量生産と製造を開始できます。

# 定電圧および定電流ループ

CCG3PAは、電源アダプター、車の充電器、パワーバンクアプリケーションを対象としています。これらのシステムでは、CCG3PAはアップストリームのAC-DCまたはDC-DCコンバーターに適切なフィードバックを提供することでVBUSを調整します。CCG3PAは、定電圧（CV）と定電流（CC）の2つの異なるモードでVBUSを調整します。CVモードでは、CCG3PAはフィードバックを変調して負荷電圧を一定に保ちます。CCモードでは、CCG3PAはフィードバックを変調して負荷電流を一定に保ちます。

フィードバックアーキテクチャは、アップストリームパワーコンバーターのタイプによって異なります。光フィードバックと直接フィードバックは、最も一般的なフィードバックシステムの2つです。

## Optoフィードバックシステム

ほとんどの電源アダプターアプリケーションでは、2次側から1次フライバックコントローラーへのフィードバックは、光アイソレーターを介して行われます。これらのシステムでは、CCG3PAはカソード（CATH）ノードに流れる電流を制御することによってVBUSを調整します。

図3。Optoフィードバックシステムを使用したCCG3PAアプリケーション図



* CCG3PAは、3.3 V〜20 Vの範囲でVBUSを調整するように設計されており、プログラマブル電源（PPS）仕様で必要とされる20 mVのステップサイズを備えています。
* デフォルトの5 V VBUSは、基準電圧Vrefと200 kおよび63 kの内部抵抗分割器によって決まります。
* CVループIDACは、最大102.3 µAの電流をシンクでき、最大12.7 µAの電流をソースできます。
* IDACのソースとシンクの両方のステップサイズは100 nAです。IDAC電流の100 nAのステップ変化により、20 mVのVBUS変化が生じます。
* CATHピンから引き出せる最大電流は10 mAです。

図3に示すように、CVモードとCCモードの動作には、それぞれ外部補償ネットワークと補償コンデンサが必要です。CVループ補償ネットワークは、残りの電源回路と組み合わせて設計する必要があります。補償ネットワークのタイプとコンポーネントの値は、完全な電力トポロジーに依存します。これらの設計の選択とトレードオフは、このアプリケーションノートの範囲を超えています。図3に示す補償ネットワークは、ダイオードを使用したサンプルリファレンスデザインCCG3PA USB-Cモバイル電源アダプタソリューションからのものです。コンポーネントの値については、設計図を参照してください。

CCループ補償コンデンサは、空いている任意のGPIOに配置できます。P2.0が推奨ピンです。P2.0は、SDKファームウェアおよびリファレンスデザインハードウェアと整合するという単純な理由で推奨されるピンです。この場合も、補償コンデンサの値は設計ごとに異なります。330 nFの補償コンデンサは、ほとんどの設計の出発点として最適です。

## 直接フィードバックシステム

2番目に一般的なフィードバックアーキテクチャは、直接フィードバックシステムです。これらのシステムでは、CCG3PAはフィードバック（FB）ピンに流れる電流を変調することにより、アップストリームパワーコンバーターにフィードバックを提供します。CCG3PAは、FBピンの電流をソースしてVBUSを減少させ、FBピンの電流をシンクしてVBUSを増加させます。

図4。直接フィードバックシステムを使用したCCG3PAアプリケーション図



* デフォルトのVBUS電圧は、外部抵抗分割器によって決定されます。CCG3PAがFBピンの電流をソースまたはシンクせずに5 VのVBUSで、フィードバックノードの電圧が電力コンバーターが予期するデフォルトのフィードバック電圧になるように、外部抵抗R1およびR2を選択する必要があります。
* CVループIDACは、最大102.3 µAの電流をシンクでき、最大12.7 µAの電流をソースできます。
* IDACのソースとシンクの両方のステップサイズは100 nAです。
* 電力コンバーターの全体的な設計要件に応じて、FBノードにフィルターコンデンサを配置するかどうかは任意です。

式1と式2は、VBUS、フィードバック電圧、抵抗分割器の関係を示しています。

CCG3PAがVBUSを削減するために電流をソースしている場合：

方程式1

VFB = [（VBUS +（Isrc \* R1））\* R2] /（R1 + R2）

CCG3PAがVBUSを増やすために電流をシンクしている場合：

方程式2

VFB = [(VBUS – (Isnk \* R1)) \* R2] / (R1 + R2)

式1と式2から導出される式3は、IDAC電流の特定の変化に対するVBUSの変化との関係に到達します。

方程式3

Change in VBUS = Change in IDAC current \* R1

式3から、デフォルトのフィードバック電圧がわかっているため、特定のシステムの外部抵抗分割器の値を計算できます。たとえば、次の要件を持つ電源アダプタの設計について考えます。

* VBUS出力範囲は3.3 V〜20 Vです。
* アップストリームコンバーターが予期するデフォルトのフィードバック電圧は1.265 Vです。
* プログラマブル電源モードをサポートする必要があります。これは、システムが3.3 V〜20 Vの範囲で電圧の20 mVステップ変化をサポートする必要があることを意味します。

これらの要件について、必要なフィードバック抵抗R1およびR2を計算するための手順を見てみましょう。

1. 最初に、100 nAのデルタ電流変化がVBUSに比例して20 mVのデルタ変化を生成するように、上部抵抗R1を選択します。式3から：

R1 = 20 mV/100 nA = 200 kΩ

1. R1とデフォルトのフィードバック電圧が1.265 Vであることがわかっていれば、R2を計算できます。5 VのデフォルトVBUSでは、フィードバックノードの電圧は1.265 Vでなければなりません。次の方程式を解くと、R2 = 68 kが得られます。

1.265 V = (5 V \* R2) / (R1 + R2)

1. 最後のステップとして、選択したR1で、利用可能なIDACのソース電流とシンク電流を使用して、必要な出力電圧範囲でVBUSを調整できることを確認します。

式3から、R1 200 kでVBUSを5 Vから20 Vに増加させるために必要なIDAC電流シンクは、15 V / 200 k = 75 µAです。同様に、VBUSを5 Vから3.3 Vに減らすために必要なIDAC電流源は1.7 V / 200 k = 8.5 µAです。どちらの要件も、利用可能なIDACの範囲内です。

この設計には、外部抵抗分割器に加えて、CCループ補償コンデンサも必要です。専用ピンCOMPに補償コンデンサを配置します。前述のように、補償コンデンサの値は設計ごとに異なります。ほとんどの設計では、100 nFの補償コンデンサが出発点として適しています。リファレンスデザインの例については、Power Integrationsを使用したCCG3PA USB-Cモバイル電源アダプターソリューションを参照してください。

## PWMフィードバックとその他のシステム

光および直接フィードバックシステムに加えて、PWM入力またはシリアル通信インターフェイスに基づいてVBUSを調整する他の電力コンバーターがあります。CCG3PAはこれらのコンバーターでも動作します。ここでは特定の設計上の考慮事項はなく、このアプリケーションノートではこれ以上追求しません。リファレンスデザインの例については、CY4532 EZ-PD™CCG3PA評価キットを参照してください。

# PCBレイアウトガイドライン–電流センスパス

CCG3PAは、定電流動作モードと過電流障害検出で重要な役割を果たすローサイド電流検出アンプ（LSCSA）を統合しています。このセクションでは、現在のセンスパスの設計に関する推奨事項について説明します。

* Rsenseの推奨値は5 mです。
* 電流検出入力にローパスフィルターを配置することをお勧めします。RCフィルターは、電流検出パスにノイズが多く、フィルターで除去する必要がある場合にのみ必要です。ハードウェア設計のプロトタイプ段階でこのフィルターを使用することをお勧めします。テスト結果とハードウェアの最適化に応じて、最終的なハードウェア設計でRCフィルターを削除することを選択できます。

図.電流検出RCフィルター



* Rsenseの配線にはケルビンセンスラインを使用します。センスラインは、センス抵抗端子に直接接続する必要があります。トレースは対称で、長さと厚さが同じでなければなりません。Rsenseの正しい配線と正しくない配線の参考として、図6から図9を参照してください。

図6. Rsenseがケルビン接続に従っていない



図7.ケルビン接続後のRsense



* 回路図とレイアウトの段階で、センス抵抗を流れる電流が負荷電流のみであり、並列電流経路がないことを確認してください。たとえば、特定の動作条件下で、設計に二次出力からのブリーダー回路が必要であると考えます。図8に示すようにブリーダ回路を接続すると、ブリーダ回路を流れる電流が誤ってターゲット負荷電流を相殺するため、CCモードの動作が不正確になります。

図8.誤ったRsense配線



CCモードの精度に影響を与えずに同じ回路を接続するための推奨方法については、図9を参照してください。

図9. Rsenseの正しい配線



* 図10に示すように、負荷電流経路と接地接続が必要なレイアウト配線ガイドラインに従っていることを確認してください。赤で強調表示されたトレースは、可能な限り短く幅を広くする必要があります。また、すべてのCCG3PAバイパスコンデンサがポイントAを基準にして接地されていることを確認してください。

図10. CSAレイアウトのルーティング



# VBUS放電

CCG3PAは、VBUS\_INとVBUS\_TypeCの両端（プロバイダーFETの前と後）でVBUS放電機能をサポートします。VBUS\_IN放電はVBUS\_IN\_DISCHARGEピンを介して行われ、BUS\_TypeC放電はVBUS\_C\_MON\_DISCHARGEピンを介して行われます。放電FETと抵抗はCCG3PAの内部にあり、どちらの放電パスにも外部コンポーネントは必要ありません。放電経路の接続については、図3および図4のアプリケーションブロック図を参照してください。

放電駆動強度は、VBUS\_INとVBUS\_TypeCの両方の放電パスで構成可能です。内部放電抵抗は31.25Ω〜2000Ωの範囲で設定できます。

# CCおよびD + / D-終端

CCG3PAは、Type-C電力供給のためにCCラインで必要な終端をサポートしています。必要な唯一の外部コンポーネントは、各CCライン（CC1およびCC2）上の390-pFコンデンサです。CCG3PAには、BC1.2、Samsung AFC、Apple Charging、およびQualcomm Chargingなどのレガシー充電プロトコルをサポートするために、D + / D-ラインに必要な終端もあります。CCG3PAは2組のD + / D-ラインをサポートしており、デュアルポート充電システムで役立ちます。

サポートされるレガシープロトコルの詳細については、CCG3PAデータシートを参照してください。

# PFETゲートドライバ

CCG3PAは2つのPFETゲートドライバーを統合します。それぞれVBUSプロバイダーとコンシューマーパス用です。VBUS\_P\_CTRLとVBUS\_C\_CTRLは、2つのPFETゲートドライバピンです。各ゲートドライバ回路には、外部プルアップ抵抗が必要です。これは、図3および図4でRPUとして示されています。図3と図4は電源アダプタアプリケーション専用であるため、VBUS\_C\_CTRLピン（利用可能な場合）は未接続のままにします。VBUS\_C\_CTRLは単純なプルダウンスイッチで、ラインをLOWにしてPFETをオンにし、High-ZのままにしてPFETをオフにします。

VBUS\_P\_CTRLはVBUS\_C\_CTRLに似ていますが、2つの追加機能があります。

* プログラムでFETのターンオン率を制御できます。この機能は、突入電流を制限することを目的としています。
* また、内部プルアップ抵抗があり、より高速なFETターンオフをサポートするのに役立ちます。

# 一般的なガイドライン

* すべてのバイパスコンデンサをCCG3PAのできるだけ近くに配置します。
* CCG3PAが回路内の高周波スイッチングコンポーネントに配置されていないことを確認します。

# 改訂履歴

＜＜★Document Number: 002-18238

| 版 | Engineering Change Notification (技術変更届) | 元の変化の | 発行日 | 変更内容 |
| --- | --- | --- | --- | --- |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |